

UNIVERSITATEA DIN BACĂU
FACULTATEA DE INGINERIE

DAN ROTAR

MARIUS ANGHELUȚ

ARHITECTURA SISTEMELOR DE CALCUL

Note de curs
Indrumar de laborator

EDITURA ALMA MATER BACĂU
2007

Cuprins

	pag.
CAPITOLUL 1	6
BAZE DE NUMERAȚIE	6
1.1. Introducere	6
1.2. Baza de numerație zece	7
1.3. Baza de numerație doi	7
1.3.1. Conversia binar-zecimală	8
1.3.2. Conversia zecimal-binară	10
1.4. Baza de numerație opt (sistemul octal)	12
1.5. Baza de numerație șaisprezece (sistemul hexazecimal)	13
CAPITOLUL 2	
OPERAȚII ARITMETICE	14
2.1. Introducere	14
2.2. Operații aritmetice cu numere binare	14
2.2.1. Adunarea	14
2.2.2. Scăderea	15
2.2.3. Înmulțirea	16
2.2.4. Împărțirea întreagă	17
2.3. Operații aritmetice cu numere reprezentate în octal și hexazecimal	18
2.3.1. Adunarea și scăderea în octal	19
2.3.2. Adunarea și scăderea în hexazecimal	20
CAPITOLUL 3	
ARHITECTURA SISTEMELOR DE CALCUL	21
3.1. Introducere	21
3.2. Arhitectura von Neumann	25
3.3. Arhitectura Harvard	26
CAPITOLUL 4	
UNITATEA CENTRALĂ	29
Introducere	29
4.2. Microprocesorul universal (structura generală a unui microprocesor)	32

4.3.	Caracteristicile principalelor tipuri de microprocesoare	33
4.3.1.	Microprocesorul ZILOG Z80	33
4.3.2.	Microprocesoarele INTEL 80x86	34
4.3.2.1.	Microprocesorul INTEL 8086/8088	37
4.4.	Procesoare de semnal digitale	51
4.4.1.	Procesorul de semnal digital, TMS320F240	54
4.5.	Microcalculatoare integrate, microcontrolere	58
4.5.1.	Prezentare generală	58
4.5.2.	Microcontrolerul AT90S2313	59
4.5.3.	Microcontrolerul PIC 16F877	62

CAPITOLUL 5

MEMORIA

		76
5.1.	Prezentare generală	76
5.2.	Aplicarea principiului "cache" în sistemele de calcul	82
5.2.1.	Memoria Cache	82
5.2.2.	Cache-ul de disc	85
5.2.3.	Cache-ul microprocesorului	86
5.2.4.	Cache-ul cu adresare directă (direct mapped)	87
5.2.5.	Cache-ul cu adresare asociativă (fully associative)	87
5.2.6.	Cache-ul parțial asociativ (set-associative)	88
5.3.	Gruparea memoriilor	89
5.3.1.	Creșterea capacității memoriei prin creșterea numărului de linii de date	91
5.3.2.	Gruparea memoriilor pentru creșterea numărului de linii de adresă	92
5.3.3.	Gruparea mixtă	94
5.4.	Adresarea memoriilor	94
5.4.1.	Adresarea absolută	94
5.4.2.	Adresarea relativă (redundantă)	95

CAPITOLUL 6

PORTURI (INTERFEȚE)

6.1.	Prezentare generală	96
6.2.	Interfața serială programabilă 8251	99
6.3.	Interfața logică programabilă 8255	107
6.4.	Interfața USB (Universal Serial Bus)	115
6.4.1.	Introducere	115
6.4.2.	Prezentarea Universal Serial Bus	118
6.4.2.1.	Vitezele USB	118
6.4.2.2.	Conectorii	120
6.4.2.3.	Caracteristici electrice	121
6.4.2.4.	Identificarea vitezei	121
6.4.2.5.	Alimentarea V_{BUS}	123
6.4.2.6.	Protocolul	123
6.5.	Interfețele microcontrolerelor	125
6.5.1.	Modulul convertor analog-digital (A/D)	126

6.5.1.1.	Cerințele achiziției analog-digitale	130
6.5.1.2.	Selecția ceasului conversiei analog-digitale	131
6.5.1.3.	Conversia A/D	132

CAPITOLUL 7

CIRCUITE SPECIALE

7.1.	Introducere	133
7.2.	Controlerul de întreruperi programabil 8259	133
7.3.	Întreruperile microcontrolerului TMS320F240	139
7.3.1.	Întreruperile managerului de evenimente (EV)	140
7.4.	Accesul direct la memorie (DMA)	149
7.4.1.	Circuitul 8257 pentru acces direct la memorie – DMA	151
7.4.1.1.	Conexiunile externe	151
7.4.1.2.	Registreele interne ale 8257	153
7.4.1.3.	Registreele de canal	154
7.4.1.4.	Registrul de mod	155
7.4.1.5.	Registrul de stare	156
7.4.1.6.	Efectuarea transferurilor cu DMA 8257	157
7.5.	Circuitul contor/periodizator programabil 8253	159
7.6.	Circuitele timer ale microcontrolerelor	165
7.6.1.	Timerele de uz general GPTimer	165

LABORATOR

Laborator 1.	Utilizarea interfeței seriale	186
Laborator 2.	Comunicația între sistemele de calcul	190
Laborator 3.	Utilizarea interfeței paralele	197
Laborator 4.	Comanda unui motor pas cu pas prin interfața paralelă	203
Laborator 5.	Studiul convertorului analog numeric	211
Laborator 6.	Programe pentru determinarea structurii și a performanțelor sistemului de calcul	218
Laborator 7.	Metode de testare a memoriei	222

Bibliografie		226
---------------------	--	-----